

BİL 362 Mikroişlemciler

Hazırlayan: M.Ali Akcayol
Gazi Üniversitesi
Bilgisayar Mühendisliği Bölümü



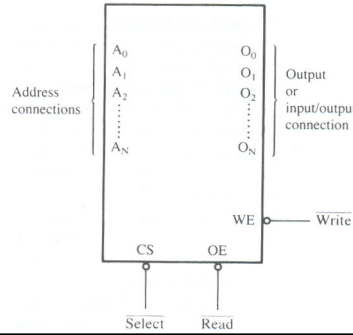
Konular

Hafıza Arayüzü

- Hafıza Birimleri
- Adres Çözümleme
- 8088 ve 80188 Hafıza Arayüzü (8-bit)
- 8086, 80186, 80286 ve 80386SX Hafıza Arayüzü (16-bit)
- 80386DX ve 80486 Hafıza Arayüzü (32-bit)
- Pentium-Pentium 4 Hafıza Arayüzü (64-bit)

Hafıza Birimleri

- Hafıza elemanları ROM (read-only memory), flash memory (EEPROM), SRAM (Static Random Access Memory) ve DRAM (Dynamic Random Access Memory) olarak sınıflandırılır.
- Bir hafıza elemanın adres bağlantıları, data bağlantıları, seçme bağlantıları ve kontrol bağlantıları bulunur.
- Adres pin sayısı hafıza satır sayısını, data pin sayısı bir alana yazılacak bit sayısını belirler. Seçme bağlantıları (\overline{CS} , \overline{CE} , \overline{S} , vb) chip'i yazma/okuma için aktif yapar. Kontrol pinleri bir tane (R/W), iki veya daha fazla (\overline{WE} , \overline{OE}) olabilir.



Hafıza Birimleri

ROM (read-only memory)

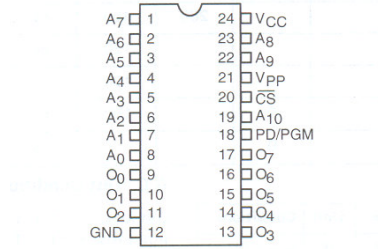
- Programları sürekli olarak saklar, enerji kesildiğinde kaybolmaz (nonvolatile memory).
- PROM (programmable read-only memory) bir kez programlanabilir ve silinemez.
- EPROM (erasable programmable read-only memory) bir tür ROM hafızadır ve yaklaşık 20 dakika ultraviyole ışını uygulanarak silinebilmektedir.
- Yeni tip RMM (read mostly memory) flash memory olarak adlandırılır. Günümüzde flash memory adı sıklıkla EEPROM (electrically erasable programmable ROM) için kullanılır.
- Flash memory birçok bilgisayar sisteminde BIOS memory ve video kartı setup bilgilerini saklamak için kullanılır.



Hafıza Birimleri

ROM (read-only memory) - devam

- Aşağıda 2716 EPROM görülmektedir. 11 giriş ve 8 çıkış vardır.
- 2716, 2Kx8 read-only hafıza elemanıdır.



PIN NAMES

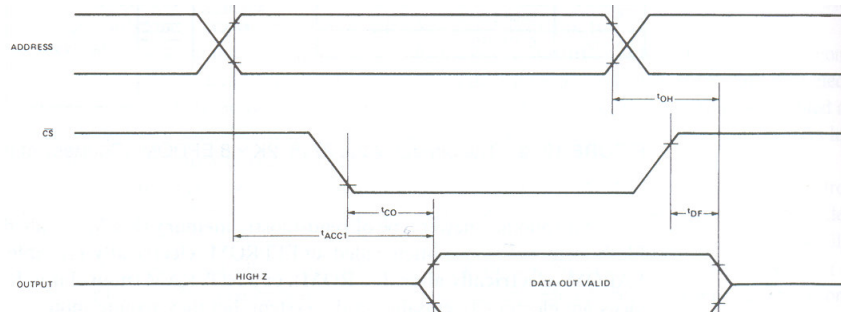
A ₀ –A ₁₀	ADDRESSES
PD/PGM	POWER DOWN/PROGRAM
\overline{CS}	CHIP SELECT
O ₀ –O ₇	OUTPUTS



Hafıza Birimleri

ROM (read-only memory) - devam

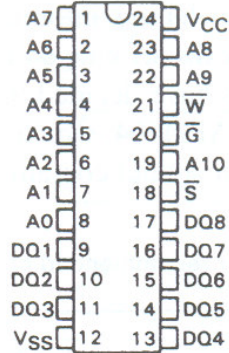
- 2716 EPROM için zamanlama (timing diagram) aşağıdaki gibidir.
- Öncelikle adres bilgisi adres pinlerine gönderilir.
- Ardından \overline{CS} girişiyle (Lojik 0) chip etkin hale getirilir.
- Belirli bir gecikmeden sonra (en fazla 120 ns) çıkış pinlerinden ilgili adresteki veri okunur.
- En önemli ölçüt adres bilgisinin girilmesinden sonra verinin okunması için geçen süredir. 2716 için en fazla 450 ns gecikme vardır.



Hafıza Birimleri

SRAM (static RAM)

- Statik RAM'lerde bilgi, enerji sağlandığı sürece korunur. DC gerilim kesildiğinde bilgi kaybolur. Bu hafıza birimleri volatile olarak adlandırılır.
- ROM' lar bilgisayarda kullanılmadaan önce programlanırlar, RAM'ler bilgisayara bağliykende bilgi yazılıp okunabilir.
- Aşağıda 2K x 8 kapasiteye sahip 4016 SRAM görölmektedir. \overline{W} pini \overline{WE} , \overline{S} pini \overline{CS} ve \overline{G} pini \overline{OE} pini yerine kullanılmaktadır.

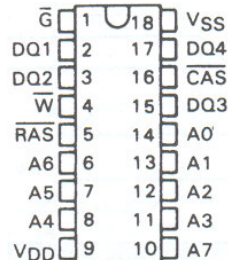


PIN NOMENCLATURE	
A0 – A10	Addresses
DQ1 – DQ8	Data In/Data Out
\overline{G}	Output Enable
\overline{S}	Chip Select
VCC	+ 5-V Supply
VSS	Ground
\overline{W}	Write Enable

Hafıza Birimleri

DRAM (dynamic RAM)

- Dinamik RAM'ler SRAM'lere göre daha büyük boyuttadırlar. Veri kapasitörlerde saklanır ve tüm hafızanın her 2-4 ms aralıklarla yenilenmesi (refresh) gerekir.
- Yenileme işlemi bilgi okunurken veya yazılırken yapılabilir.
- Daha fazla adres pinine ihtiyaç duyulur.
- Aşağıda Texas Instruments firmasının TMS4464 (64K x 4) DRAM entegresi görölmektedir. Toplam 64K x 4 = 256 K bit veri saklar.
- 64 K alan için 16 adres pini gerekmesine karşın toplam 8 pin kullanılır.



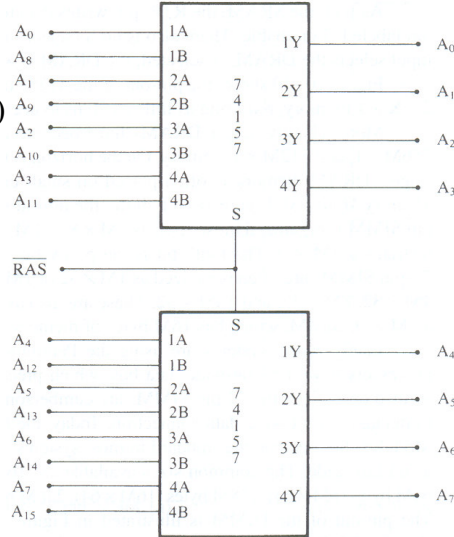
PIN NOMENCLATURE	
A0-A7	Address Inputs
\overline{CAS}	Column Address Strobe
DQ1-DQ4	Data-In/Data-Out
\overline{G}	Output Enable
\overline{RAS}	Row Address Strobe
VDD	+ 5-V Supply
VSS	Ground
\overline{W}	Write Enable



Hafıza Birimleri

DRAM (dynamic RAM) - devam

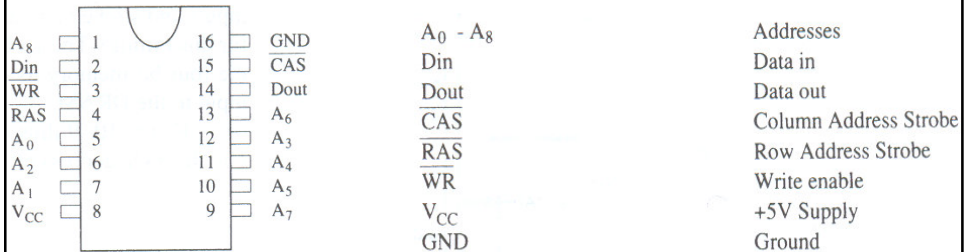
- DRAM'lerde adresleme satır ve sütun olarak iki aşamalı yapılır.
- \overline{RAS} (row address strobe) satır adresi seçimi ve \overline{CAS} (column address strobe) sütun adresi seçimi için kullanılır.
- Yandaki 74157 ile iki aşamalı adres seçimi yapılır.
- \overline{RAS} hem satır adresini göstermekte hem de adres girişlerinin hangi kısmının seçileceğini belirlemektedir. $\overline{RAS}=1$ için B'ler, $\overline{RAS}=0$ için A'lar seçilir.



Hafıza Birimleri

DRAM (dynamic RAM) - devam

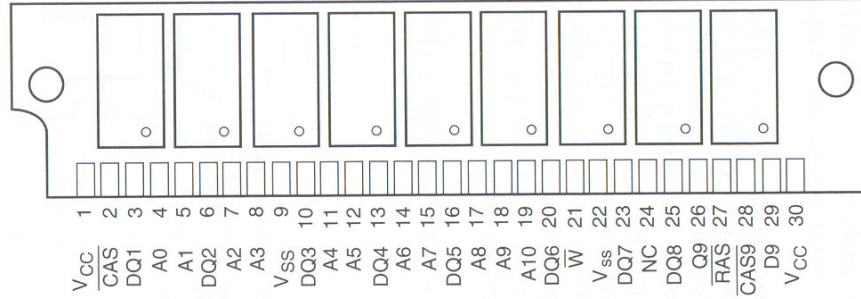
- Aşağıda 41256 DRAM (256K x 1) görülmektedir. Toplam 256K bit saklamaktadır ve veriye erişim için 70ns gerektirir.
- Daha yüksek boyutlarda (1M x 1, 4M x 1, 16M x 1 ve 64M x 1) DRAM'ler üretilmektedir.
- DRAM hafıza elemanları küçük devreler üzerine yerleştirilirler ve SIMMs(Single in-line Memory Modules) olarak adlandırılırlar.
- 30-pin SIMM modüller 1M x 8, 1M x 9, 4M x 8, 4M x 9 olarak organize edilirler. 72-pin SIMM modüller 1M x 32, 1M x 36, 2M x 32, 4M x 32, 8M x 32, 16M x 32 olarak organize edilirler.



Hafıza Birimleri

DRAM (dynamic RAM) - devam

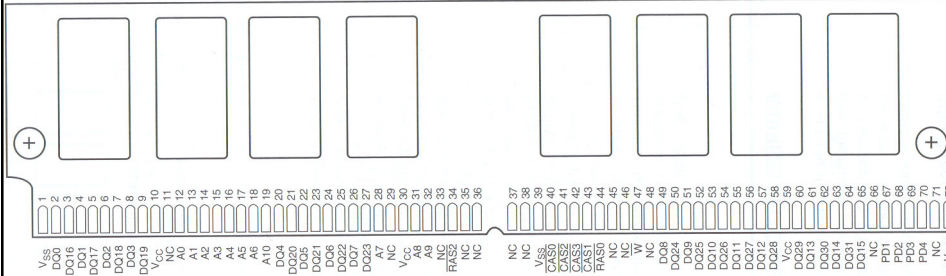
- Aşağıda 30-pin SIMM modül (4M x 9) görülmektedir.



Hafıza Birimleri

DRAM (dynamic RAM) - devam

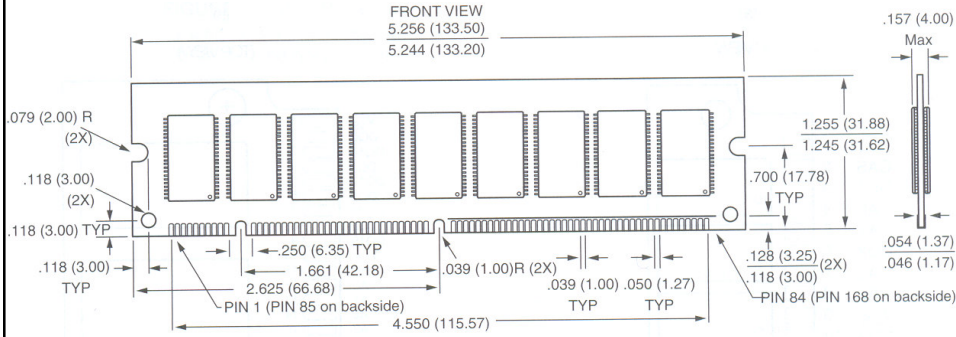
- Aşağıda 72-pin SIMM modül (4M x 36) görülmektedir.



Hafıza Birimleri

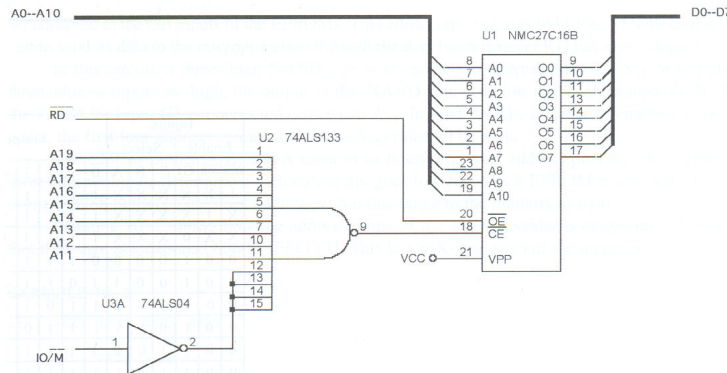
DRAM (dynamic RAM) - devam

- Pentium işlemcilerde 64-bit genişliğinde DIMMs (Dual in-line Memory Modules) kullanılmaktadır.
- Genel olarak 16MByte (2M x 64), 32 MByte (4M x 64), 64MByte (8M x 64) ve 128 MByte (16M x 64) olarak organize edilirler.
- Aşağıda 168-pin DIMM modül görülmektedir.



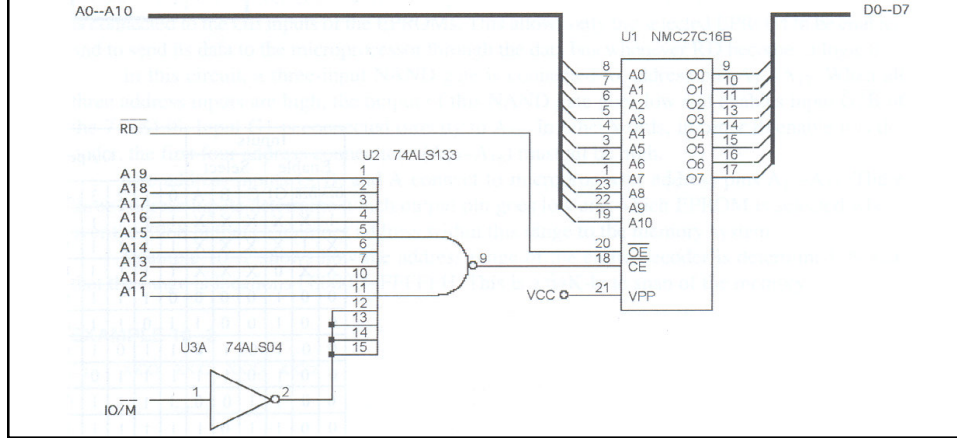
Adres Çözümleme

- Adres çözümleme (decoding) işlemcinin ürettiği adres ile hafızada istenen bir alanın seçilmesini sağlar.
- 8088 mikroişlemci 20-bit adres üretir. Eğer 2716 EPROM kullanılırsa 11-bit adresleme yapmak gerekir. Decoding işlemi işlemciyle hafıza birimi arasındaki uyumsuzlukları da gidermek amacıyla kullanılır.
- 2K x 8 EPROM kullanılırsa, 8088 işlemcisinin A10-A0 adres pinleri EPROM'un A10-A0 pinlerine bağlanır. Kalan adres pinleri (A19-A11) bir NAND kapısına bağlanır.



Adres Çözümleme

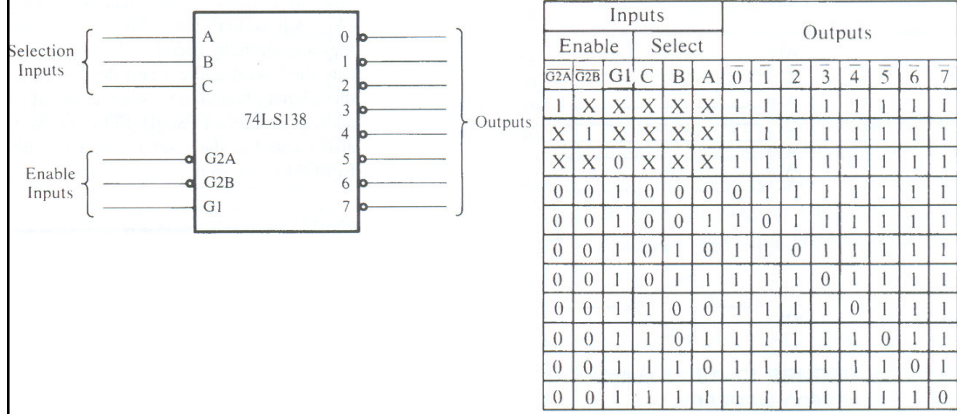
- A19-A11 girişlerinin tümünün 1 olması ve IO/\overline{M} girişinin 0 olması (M aktif) halinde \overline{CE} girişi 0 olur (etkin).
- İşlemcinin \overline{RD} bağlantısı \overline{OE} girişine bağlanır ve okuma işlemi başlatılabilir.
- Adres aralığı ise, (1111 1111 1XXX XXXX XXXX olacağından) 1111 1111 1000 0000 0000-1111 1111 1111 1111 olur (FF800H-FFFFFFH).



Adres Çözümleme

3-to-8 adres çözücü

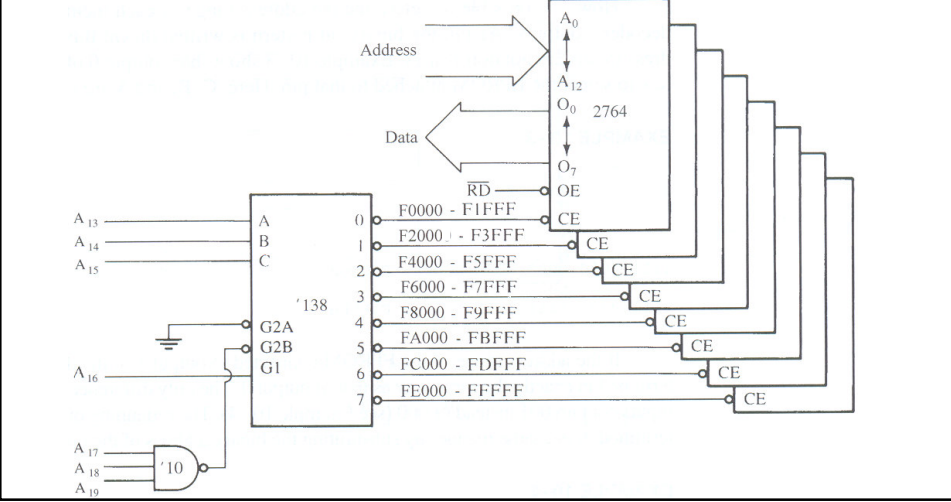
- 74LS138 ve benzeri entegreler 3 girişi 8 çıkışa dönüştürür.
- $\overline{G2A}$ (0), $\overline{G2B}$ (0) ve $G1$ (1) girişlerinin aktif olması gereklidir.
- Doğruluk tablosu yanda görülmektedir.



Adres Çözümleme

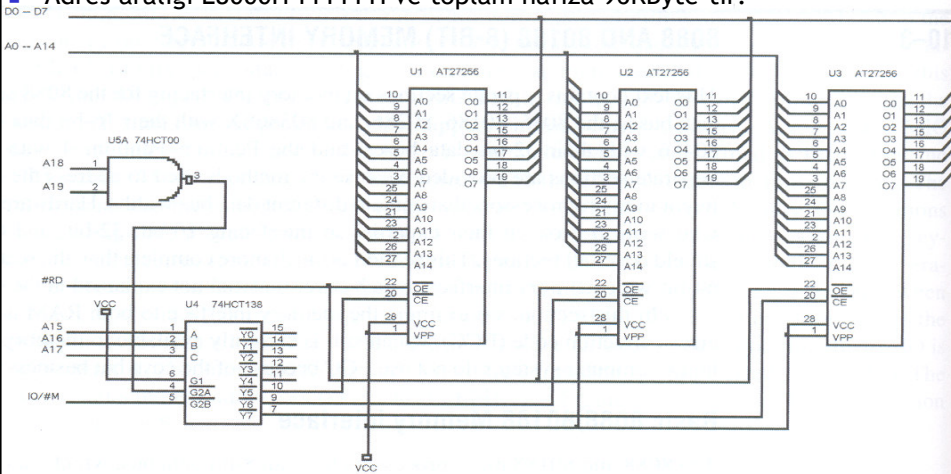
Örnek adres çözücü

- Aşağıda 8 adet 2764 (8K x 8) EPROM'a bağlı bir çözücü görülmektedir.
- A19-A16 aktif ise (1) F0000H-FFFFFH (64KB) arasında adresleme yapar.



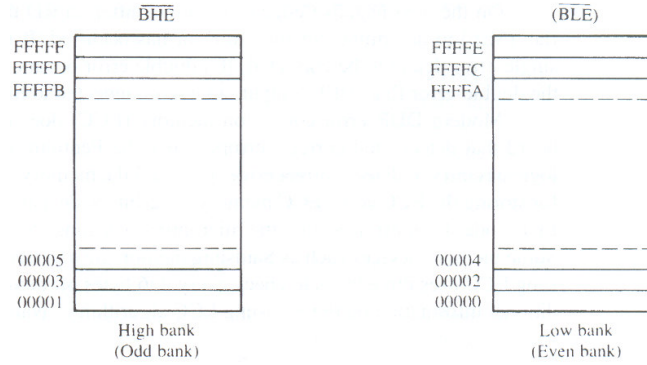
8088 ve 80188 Hafıza Arayüzü (8-bit)

- 8088/80188 işlemciler 8-bit data bus'a sahiptir ve 8-bit hafıza kullanılır.
- Mikroişlemcinin \overline{RD} , \overline{WR} ve $\overline{IO/\overline{M}}$ işaretlerinin de kullanılması gerekir.
- 27256 EPROM (32K x 8) ile 8088 bağlantısı aşağıda görülmektedir.
- Adres aralığı E8000H-FFFFFH ve toplam hafıza 96KByte'tır.

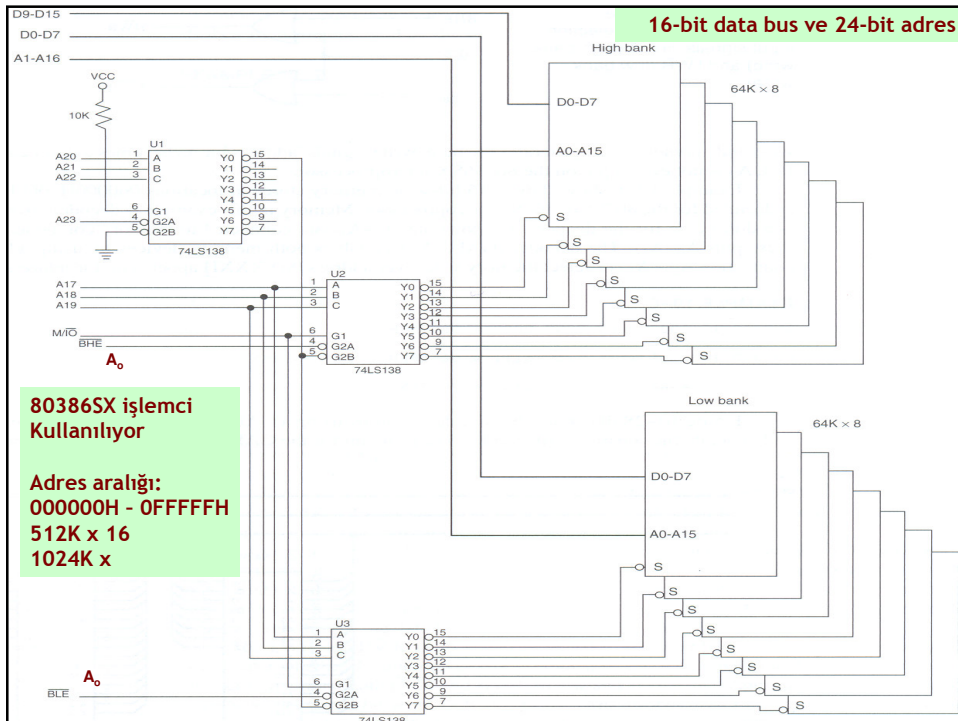


8086, 80186, 80286 ve 80386SX Hafıza Arayüzü (16-bit)

- 8086/80186 işlemcilerde adres 20-bit, 80286/80386SX işlemcilerde 24-bit genişliğindedir.
- 80286 ve 80386SX işlemcilerde \overline{RD} ve \overline{WR} yerine \overline{MWRC} ve \overline{MRDC} kontrol işaretleri vardır.
- Aşağıda 2 bank halinde hafıza organizasyonu görülmektedir.

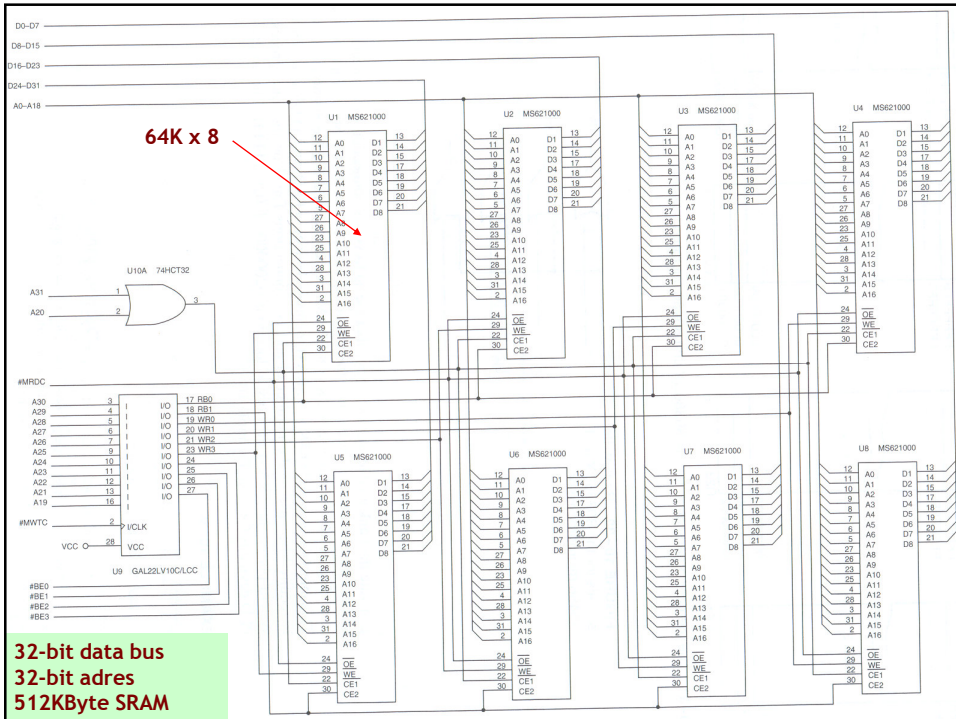
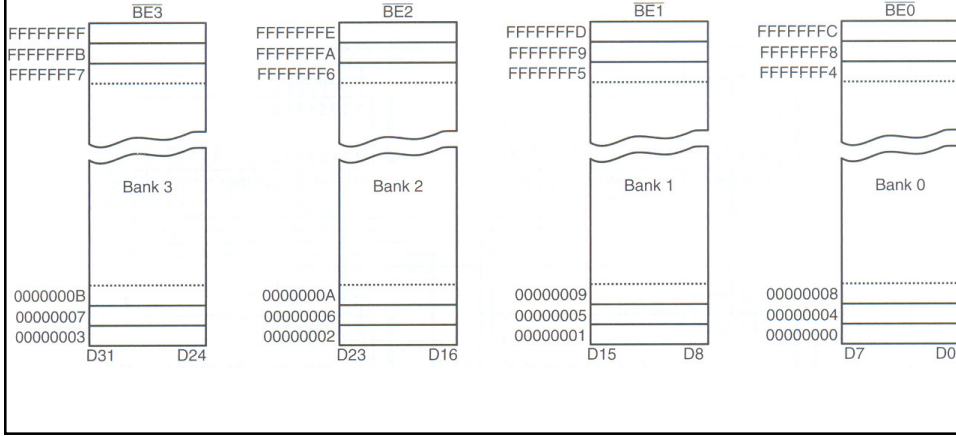


Note: A_0 is labeled \overline{BLE} (Bus low enable) on the 80386SX.



80386DX ve 80186 Hafıza Arayüzü (32-bit)

- 80386DX ve 80486 işlemciler 32-bit data bus'a sahiptir. Hafıza 4 bank kullanılarak oluşturulur.
- 80386DX ve 80486 işlemciler 32-bit adres genişliğine sahiptir.
- Aşağıda 4 bank halinde hafıza organizasyonu görülmektedir.



Pentium-Pentium 4 Hafıza Arayüzü (64-bit)

- Pentium işlemciler 64-bit data bus'a sahiptir. 8 bank kullanılır.

